

高精度同步数据采集解决方案

全套 DAQ 解决方案，尽在度纬科技

度纬科技 Application Notes-080-V1.0

<https://www.doewe.com>

一、方案概述

在现代测试系统中，数据采集能力早已不再只是“采得快、采得多、分辨率高”这么简单。对于电力电子、汽车电驱、结构振动、旋转机械、功率半导体、储能系统以及分布式监测这类场景来说，真正决定测试结果是否可信的，往往不是单点精度，而是多通道、多板卡、多机箱之间能否共享同一时基并保持稳定同步。只有时间轴统一了，电压与电流、力与位移、转速与扭矩、模拟量与数字量、总线报文与事件触发之间的关系才是可分析、可复现、可追溯的。多设备同步的核心目标，本质上就是让不同来源的数据具备严格的时间相关性。

很多工程现场对“同步”的理解还停留在“几个设备一起开始采集”这个层面，但这其实只解决了最表面的启动一致性。真正的高精度同步，至少要同时满足四个条件：第一，系统内各采集节点共享统一参考时钟；第二，采样边沿在不同通道与设备间可对齐；第三，触发信号具有确定性的传输延迟和低偏斜；第四，在长时间记录过程中不会因为各自本振漂移而逐步失步。PXI/PXIe 平台之所以长期被用于高性能自动测试与精密测量，关键就在于它从机箱背板层面提供了统一参考时钟、触发总线、星形触发以及系统定时槽等同步资源，使“高精度同步采集”不再只是软件层面的对时，而是从硬件架构开始就被纳入系统设计。

对于度纬科技而言，高精度同步数据采集并不是简单地把几块板卡插进机箱里就结束了，而是一套围绕时钟、触发、采样、校准、补偿、记录与分析构建起来的系统工程。面向客户项目，方案设计必须同时考虑板卡内部通道同步、同一机箱内多板卡同步，以及多机箱乃至跨距离部署时的统一时

基问题。只有把这三层同步关系打通，测试平台才能从“小规模实验”顺利扩展到“复杂系统级验证”。这一点，正是高端数采系统和普通记录设备之间最本质的区别。



图 1 PXI/PXIe 数采系统示意图

二、同步的本质

为什么同步这么重要？因为时间误差会直接转化为幅值误差、相位误差和因果关系判断错误。对交流信号和周期信号而言，时间偏差可以直接换算成相位误差：

$$\text{相位误差} = 360^\circ \times \text{信号频率} \times \text{时间偏差}。$$

举个很直观的例子，100 kHz 信号若存在 100 ns 的通道间偏差，相位误差就是 3.6°；如果在三相功率分析、电机控制算法验证、逆变器开关行为分析中出现这样的误差，功率、相位、效率乃至控制判断都会受到影响。对于冲击、瞬态、故障触发这类非周期事件，同步误差带来的问题更明显：你可能会错误判断“哪个事件先发生”，进而把真正的故障原因看反。

因此，高精度同步系统关注的不仅是一个“开始采集”的时刻，而是从参考时钟到样本生成全过程的一致性。工程上常见的误差来源包括：板卡内部通道扫描延迟、不同板卡的时钟源漂移、触发线传输偏斜、不同 ADC 架构带来的固定群延迟、前端隔离与调理电路的相位差、外部线缆长度不一致、

跨机箱参考时钟分发不稳定，以及软件层时间戳并非由硬件统一产生等。高精度同步方案的价值，就在于把这些误差源逐层收敛、逐项控制，并在必要时通过驱动和软件做补偿。

三、PXI/PXIe 的同步机制

3.1 同一张板卡内不同通道如何同步

在同一张采集板卡内部，不同通道的同步能力首先取决于采样架构。行业里最常见的两类方式，一类是多路复用扫描采样，另一类是同时采样。多路复用方式通常由单个 ADC 轮流转换多个输入通道，虽然这些通道可以被放在同一个任务里，但它们并不是在同一时刻真正完成数字化；设备需要依赖 sample clock 和 convert clock 完成“先取样、再逐个转换”的过程，因此不同通道天然存在先后顺序。相反，同时采样架构会为每个通道配置独立 ADC，或者至少为每个通道配置独立采样保持链路，使所有通道在同一采样瞬间捕获输入信号，更适合相位分析、瞬态重建和多通道动态一致性要求高的场景。

这意味着，板卡级同步的第一原则并不是“通道数越多越好”，而是是否具备真正的 simultaneous sampling 能力。对于三相功率、振动模态、应变同步、冲击测量等应用，如果使用扫描式采集架构，即便名义采样率很高，也可能在通道之间引入不可忽略的时间差；而同时采样架构能够把这种误差压缩到很小的范围。以成熟的工业 simultaneous-sampling ADC 设计为例，行业内已经可以做到约 200 ps 量级的通道间 skew，这与多路复用扫描方式有本质差异。

但板卡内同步并不只看 ADC 个数。要把“采得同时”真正变成“测得一致”，还要看几个关键指标：其一是通道间 aperture skew，也就是各通道采样瞬间的偏斜；其二是前端模拟链路匹配，包括增益、带宽、相位特性和隔离结构；其三是板卡内部参考时钟质量，尤其是抖动水平；其四是出厂校准和运行补偿机制。对于采用 Δ - Σ 架构的高精度模块，还需要额外关注数字滤波带来的固定群延迟。若系统是同构通道，这种延迟往往相同，做通道间相位比较时会相互抵消；但一旦混用了不同类型模

块，或者不同采样率、不同滤波路径并存，就必须做群延迟补偿，否则相位和事件对应关系会出现系统性偏差。

换句话说，同一张板卡内不同通道的高精度同步，本质上依赖三件事：同时采样架构、统一时钟、通道匹配与补偿。度纬科技在为客户进行板卡级选型时，首先会按被测信号的频率范围、相位一致性要求、是否存在瞬态过程、是否需要跨物理量关联分析来决定采用同时采样还是扫描采样；对于需要做功率、振动、应变或高速瞬态分析的项目，优先保证的是“采样瞬间一致”，而不是单纯追求参数表上的通道密度。

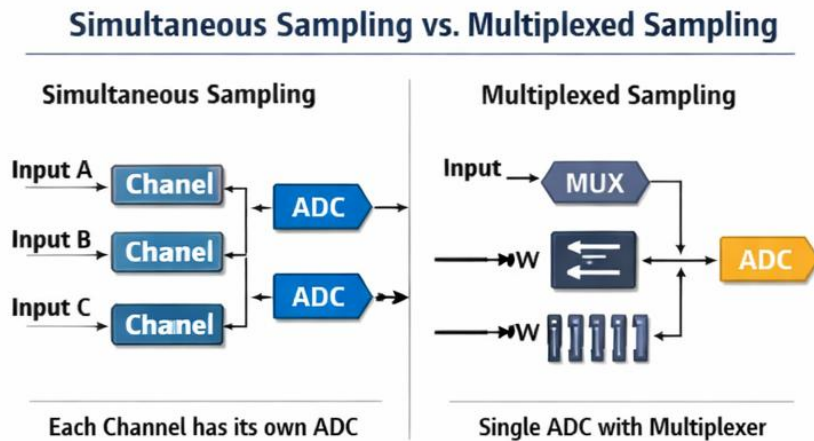


图 2 同一板卡内多通道同时采样与扫描采样对比示意图

3.2 同一机箱中不同板卡如何同步

当测试系统从单板卡扩展到同一机箱内多块 PXI/PXIe 板卡时，同步问题就进入第二层：背板时钟与触发资源如何被统一利用。PXI 平台提供低偏斜的 PXI_CLK10 参考时钟，规范要求其在各槽位之间的 skew 小于 1 ns；PXI 星形触发总线 PXI_STAR 通过定时槽到各外设槽位的独立连接实现低偏斜触发，其传播延迟匹配要求也控制在 1 ns 内，且从星形触发槽到各槽位的传播延迟不得超过 5 ns。也就是说，在标准 PXI 架构下，机箱背板已经天然具备多板卡同步所需的“公共时间骨架”。

到了 PXIe 时代，这套能力进一步增强。PXI Express 在保留 PXI_CLK10 与 PXI_STAR 思路的同时，又引入了 PXIe_CLK100 高速差分参考时钟、PXIe_SYNC100 差分同步信号，以及 PXIe_DSTARA/B/C 差分星形触发。其中，PXIe_CLK100 是分发到每个外设槽位的低偏斜 100 MHz 参考时钟；PXIe_SYNC100 用来标识 10 MHz 与 100 MHz 参考之间的相位关系，保证不同模块在分频和对齐时保持一致；PXIe_DSTARA/B/C 则提供了高质量点对点时钟/触发连接，分别适合高速时钟下发、高速触发下发以及外设回传时钟或触发。PXIe 的系统定时槽正是这些高性能同步资源的中心节点。

在实际工程中，同一机箱多板卡同步通常遵循这样的路径：先选定一个参考时钟源，可能是机箱本振，也可能是更高稳定度的外部 10 MHz 参考；然后由系统定时模块或主设备将参考时钟送入背板；各板卡利用该公共参考时钟锁定本地 PLL 或内部采样时基；再通过 PXI_TRIG、PXI_STAR 或差分星形触发，把 start trigger、reference trigger、sample clock enable 等关键同步信号分发给所有参与采集的模块。这样做的结果是，所有板卡不只是“接到同一个开始命令”，而是在相同参考时钟约束下，于可预测的采样边沿开始工作。

如果项目还需要更进一步的相位一致性，光靠背板分发还不够，往往还要结合驱动层或同步库做 sample clock alignment、trigger skew correction 以及 device-to-device calibration。成熟的 PXI 软件同步机制已经能够在单机箱甚至多机箱环境中对多个设备的采样时钟和触发响应进行自动对齐；在已有公开资料中，标准同步机制下多设备典型偏斜可达到 200 ~ 500 ps 量级，经过进一步人工校准后可压缩到几十皮秒量级。对于高速波形、射频前端验证、相位阵列测量等对相对时序极为敏感的系统，这种“硬件骨架 + 驱动补偿 + 标定修正”的组合非常关键。

需要特别强调的是，同一机箱中不同板卡能否真正同步，不能只看“是否在一个机箱里”。如果板卡类型混杂、ADC 架构不同、滤波路径不同、任务被拆成多个互不关联的采集流程，即使物理上共处

同一机箱，最终数据也可能并不在同一时间基准上。因此，度纬科技在机箱内多板卡系统集成时，通常会把板卡家族兼容性、驱动支持的多设备同步能力、群延迟补偿能力、机箱定时槽利用方式、时钟路由和触发路由作为方案设计的重点，而不是把同步问题留到后期软件拼接阶段再处理。

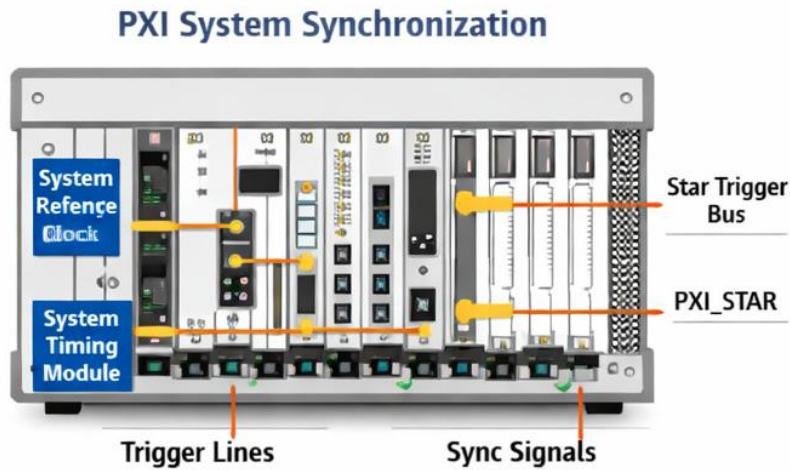


图 3 同一机箱内多板卡时钟与触发同步示意图

3.3 不同机箱之间如何同步

当系统规模继续扩大，一个机箱已经装不下全部通道，或者测点本身就分布在不同机柜、不同试验台、不同实验区，第三层同步问题就来了：跨机箱同步。这类场景和机箱内同步最大的不同，在于它不仅要处理“低偏斜”，还要处理“长距离”“长时间”和“绝对时间基准”。简单说，跨机箱同步通常要回答两个问题：第一，多个机箱能否在同一采样边沿工作；第二，它们能否在足够长的记录时间内不发生明显漂移。

最直接、也最常见的方式，是把多个机箱通过公共参考时钟 + 公共触发连接起来。例如，由主机箱或外部高稳定度时钟源输出 10 MHz 参考，分发到各个机箱的系统定时模块，再用统一的 start trigger 或 PPS 脉冲启动采集。这样做的优势是相对相位一致性好，适合实验室、高速波形、相位测

量、多功率通道联合分析等应用。如果采样率很高，工程上还要特别注意参考时钟本身的抖动指标，以及从时钟源到各机箱的线缆长度一致性，因为这些因素会直接影响最终的相位一致性。

对于分布距离更大、需要绝对时间统一的系统，常见做法是引入 IEEE 1588/PTP、IEEE 802.1AS、GPS、IRIG-B、PPS 等时间基准。公开资料显示，PXI 定时同步模块已经支持把这些协议和时间源引入 PXI/PXIe 系统中，并能把绝对时间进一步转换成可用于采样与触发的硬件事件；在采用 IEEE 1588 的典型多机箱方案中，公开文档给出的典型同步精度可以达到 100 ns 量级。对远距离分布式监测而言，这类方案的价值不只是“同时开始”，而是让不同机箱采到的数据带有统一绝对时标，便于事件关联、历史追溯和跨系统联合分析。

当然，跨机箱同步并不存在一套适用于所有场景的唯一答案。若目标是最高相位一致性，优先考虑硬件公共时钟和统一触发；若目标是广域部署与统一时间戳，则优先考虑 PTP、GPS 或 IRIG-B；若既要求相位一致性，又要求跨区域时间可追溯，则往往会采用“绝对时间协议 + 本地硬件时钟驯服”的混合架构。也正因为如此，真正成熟的跨机箱同步方案，从来不是只卖一张同步卡，而是要结合测试距离、采样率、信号频率、允许相位误差、记录时长、网络拓扑和部署环境综合设计。

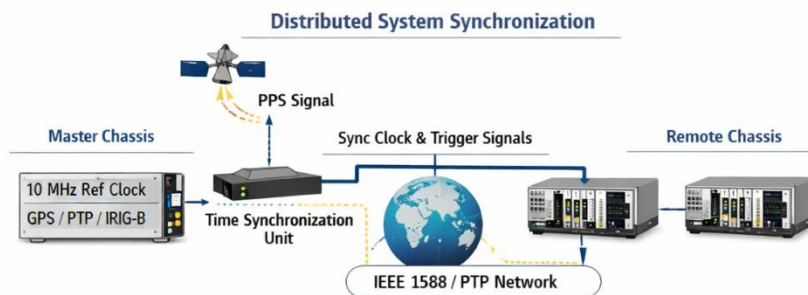


图 4 多机箱统一时基同步架构示意图

四、度纬科技方案的优势

围绕上述三层同步机制，度纬科技可以把高精度同步数据采集方案理解为一个从“单板卡”平滑

扩展到“多机箱分布式系统”的统一架构。对客户来说，最有价值的并不是某一块板卡单独的指标有多漂亮，而是系统从立项阶段开始，就能把参考时钟规划、触发路径、板卡组合、同步校准、滤波延迟补偿、长时间记录与后处理分析一起考虑进去。这样搭建出来的平台，前期可以是一个机箱、几十个通道，后期也可以扩展成多机箱、上百乃至更多通道，而原有的数据逻辑和时基逻辑不需要推倒重来。

第一，度纬科技方案强调从通道到系统的统一时基设计。在板卡层面优先关注是否为同时采样架构、是否具备良好的通道一致性；在机箱层面充分利用 PXI/PXIe 背板提供的参考时钟、星形触发和系统定时槽资源；在跨机箱层面则按项目目标选择公共 10 MHz、PPS、PTP、GPS、IRIG-B 等同步路径。这样做的好处是，方案从一开始就能明确“同步边界”和“精度边界”，客户拿到的不是若干离散硬件，而是一套可验证、可扩展的同步测量平台。

第二，度纬科技方案强调多类型信号在同一时间轴上的融合。真实项目里，客户关心的很少只是模拟电压本身，更多是电压、电流、温度、应变、振动、转速、扭矩、数字开关量、编码器、CAN 报文、以太网状态量乃至外部设备事件之间的对应关系。高精度同步的意义，不只是让“同类模拟通道”同步，而是让这些不同来源的数据都能落到统一时间体系下。只有这样，效率分析、故障定位、机电耦合研究、控制逻辑验证和系统级回放才有工程价值。相关的多设备自动同步、触发偏斜修正与群延迟补偿能力，正是成熟 PXI/PXIe 数采体系能够支持复杂测试任务的关键。

第三，度纬科技方案强调工程交付中的精度保障能力。高精度同步不是写在手册里的一个名词，而是必须在现场真正跑出来。很多项目失败，不是因为板卡精度不够，而是因为时钟分发不合理、线缆长短不一、接地与隔离处理不当、不同模块滤波延迟未补偿、不同采样任务被人为拆散，最后导致理论上能同步、现场却对不齐。度纬科技的价值，就在于能把这些常被忽略的细节前置到方案设计和联调交付里，让同步精度不只存在于实验室条件，而能在客户真实工况中落地。

第四，度纬科技方案强调本地化应用集成和交付效率。对于很多用户来说，真正困难的不是买到

PXI/PXIe 硬件，而是把硬件、传感器、前端调理、时钟同步、数据记录、分析软件、报告模板和自动化流程串成一套可长期运行的系统。度纬科技可以围绕客户测试对象完成测点梳理、硬件配置、同步方案设计、软件部署和应用层交付，让客户更快从“设备采购”走向“可用平台”。这也是度纬科技在数采同步领域最现实、最能形成差异化的优势所在。

五、典型应用场景

在电力电子测试中，高精度同步首先体现在对多相电压电流与控制状态量的联合采集上。以逆变器、变换器、储能 PCS、OBC、DC/DC 为例，若输入侧直流量、输出侧交流量、栅极控制、温升、CAN 状态和保护事件不在同一时基上，很多异常只能“看起来差不多”，却无法真正建立因果链。同步后的系统则可以把输入能量、控制动作、开关行为和输出响应完整串起来，用于效率评估、开关瞬态分析、故障回溯和保护策略验证。

在汽车电驱和旋转机械测试中，同步价值更多体现在电量与机械量的对应关系。电机三相电流、母线电压、转速、扭矩、振动、温度以及控制器状态需要同时对齐，才能准确计算效率、损耗、机械耦合特性以及起停和负载突变过程中的动态表现。若通道同步不到位，轻则相位计算发散，重则会把控制问题误判成机械问题，或者把机械共振误判成电流异常。



图 5 度纬科技高精度同步数据采集卡示意图

在大型实验室和分布式监测场景中，跨机箱同步又体现为系统扩展能力。一个机箱内可以完成局部高密度采集，多个机箱则可分散部署到不同机柜、不同台架甚至不同区域，再通过公共时钟或绝对时间协议形成统一记录体系。这类架构特别适合大型台架、结构试验、环境耦合试验、长距离电力设备监测以及需要多源数据联合回放的系统。

六、方案实施建议

从工程实施角度看，若项目只涉及同一板卡内部多个动态通道，而且重点是相位和瞬态一致性，优先选择同时采样模块；若项目已经发展到一个机箱内多块板卡协同，则应尽早引入系统定时槽、统一参考时钟与明确的触发分发路径，不建议靠软件启动时间去“凑同步”；若项目需要跨机箱扩展，则要先分清自己要的是“高相位一致性”还是“绝对时间统一”，再选择公共时钟方案还是 PTP/GPS/IRIG-B 方案。对于混合 ADC 架构或混合采样率系统，一定要把群延迟补偿纳入设计，而不要默认“放在同一个系统里就一定同步”。

另外，越是高精度同步系统，越不能忽视细节。线缆长度一致性、连接器品质、机箱接地方式、屏蔽与隔离设计、参考时钟源稳定度、触发边沿质量、驱动级同步能力、校准与验证流程，这些看似“配套”的因素，最终都会体现在相位误差、事件对齐误差和长期漂移上。真正成熟的方案，不是把同步当成某个模块的功能点，而是把它当成整套测试系统的底层方法论。

七、总结

高精度同步数据采集的核心，不在于“设备一起开始工作”，而在于所有数据能否在同一时间基准下被可信地采集、记录和分析。在 PXI/PXIe 系统中，这套能力可以分为三层理解：同一张板卡内部依靠同时采样架构和通道匹配保证采样瞬间一致；同一机箱内依靠背板参考时钟、星形触发和系统定时槽实现多板卡低偏斜同步；不同机箱之间则通过公共参考时钟、统一触发以及 PTP、GPS、IRIG-

B、PPS 等外部时间体系，把同步能力扩展到更大规模、更远距离的分布式系统。

围绕这套技术路径，度纬科技能够为客户提供从测点规划、硬件配置、时钟与触发设计，到软件部署、同步验证、数据分析与应用交付的完整解决方案。对于需要高相位一致性、高通道扩展能力以及复杂系统级关联分析的项目而言，这种“从板卡到系统、从机箱到多机箱”的同步能力，正是测试平台真正的价值所在。度纬科技也将持续把这种能力沉淀为更稳定、更灵活、更贴近现场需求的数采平台，帮助客户把“能采到数据”进一步提升为“能采准、能对齐、能解释、能复现”。

度纬科技始终致力于在数据采集领域中实现创新、独特和可靠的产品方案。我们深知，这些要素是企业市场竞争中立足的基石。正因为如此，我们将创新的灵感来源于客户的真实应用需求，而非仅仅为了展示华而不实的产品特性。通过不断优化和提升数据采集方案，度纬科技助力合作伙伴迈向高效精准的未来。欢迎选择度纬科技，共同开启数据采集的新篇章。如果您对我们的方案感兴趣，请致电交流 010-64327909。